


INTEGRATED CIRCUIT AND TRANSMITTER-RECEIVER

Patent number: JP8265211
Publication date: 1996-10-11
Inventor: OKASHIN YAMATO; HARUYAMA NOBUO; YOKOYAMA HIROSHI
Applicant: SONY CORP
Classification:
- International: H04B1/40; H03H11/04; H04Q7/38; H04M1/00
- european:
Application number: JP19950088751 19950322
Priority number(s): JP19950088751 19950322

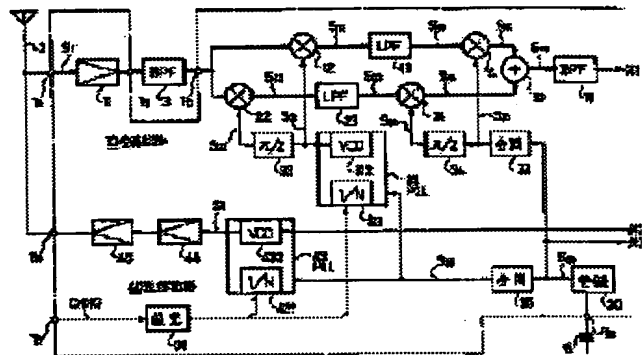
Also published as:

 US5757921 (A)
GB2299226 (A)

Abstract not available for JP8265211

Abstract of corresponding document: **US5757921**

A superheterodyne receiving circuit and a superheterodyne transmitting circuit are provided. A PLL forms a local oscillation signal in the receiving circuit, and a PLL forms a carrier signal in the signal transmitting circuit. A circuit converts digital data into signals suitable for transmission, and an oscillating circuit provides an oscillation signal. A frequency-dividing circuit forms a frequency-division signal of a reference frequency which is supplied to the PLLs by frequency-dividing the oscillation signal circuit, and a frequency-dividing circuit generates a clock signal required in the conversion circuit by frequency-dividing the oscillation signal. A frequency-dividing circuit forms a signal for descrambling the received voice signals which have been scrambled by frequency-dividing the oscillation signal, and a frequency-dividing circuit forms a signal for scrambling the voice signals to be transmitted by frequency-dividing the oscillation signal. In accordance with the invention, the essential circuitry of a cordless telephone set can be formed into a one-chip IC.



Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-265211

(43) 公開日 平成8年(1996)10月11日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 B 1/40			H 0 4 B 1/40	
H 0 3 H 11/04		8731-5 J	H 0 3 H 11/04	J
H 0 4 Q 7/38			H 0 4 M 1/00	N
H 0 4 M 1/00			H 0 4 B 7/26	1 0 9 F

審査請求 未請求 請求項の数 6 F D (全 11 頁)

(21) 出願番号 特願平7-88751

(22) 出願日 平成7年(1995)3月22日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 岡信 大和

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 晴山 信夫

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 横山 博史

東京都品川区北品川6丁目7番35号 ソニー株式会社内

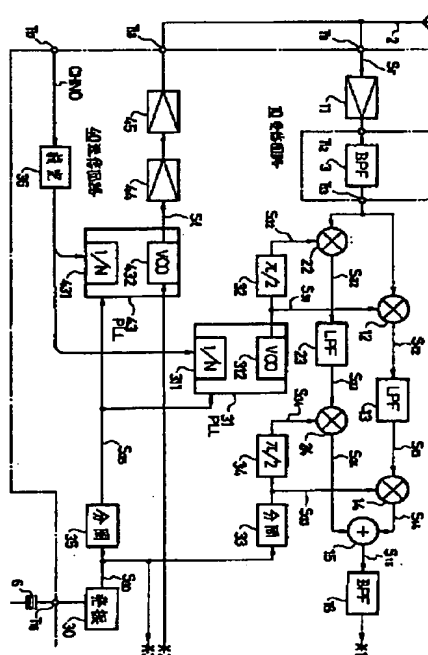
(74) 代理人 弁理士 佐藤 正美

(54) 【発明の名称】 集積回路および送受信機

(57) 【要約】

【目的】 コードレス電話機の主要回路を1チップIC化する。

【構成】 スーパーヘテロダイン方式の受信回路10と、送信回路40とを設ける。受信回路10における局部発振信号を形成するためのPLL31と、送信回路40におけるキャリア信号を形成するためのPLL43とを設ける。デジタルデータを送信用のオーディオ帯域の信号に変換する回路と、水晶発振子6により発振を行う発振回路30とを設ける。発振回路30の発振信号を分周してPLL31、43に供給される基準周波数の分周信号を形成する分周回路35と、発振信号を分周して、変換する回路で必要とされるクロックを形成する分周回路とを設ける。発振信号を分周して、受信した音声信号の秘話処理を解除するための信号を形成する分周回路と、発振信号を分周して、送信する音声信号に秘話処理を行うための信号を形成する分周回路とを設ける。



【特許請求の範囲】

【請求項1】スーパーヘテロダイン方式の受信回路と、送信回路と、
上記受信回路における局部発振信号を形成するための第1のPLLと、
上記送信回路におけるキャリア信号を形成するための第2のPLLと、
デジタルデータを送信用のオーディオ帯域の信号に変換する回路と、
水晶発振子により発振を行う発振回路と、
この発振回路の発振信号を分周して上記第1および第2のPLLに供給される基準周波数の分周信号を形成する分周回路と、
上記発振信号を分周して、上記変換する回路で必要とされるクロックを形成する分周回路と、
上記発振信号を分周して、受信した音声信号の秘話処理を解除するための信号を形成する分周回路と、
上記発振信号を分周して、送信する音声信号に秘話処理を行うための信号を形成する分周回路とを有する集積回路。

【請求項2】請求項1に記載の集積回路において、上記受信回路における中間周波信号用のフィルタを、コンデンサおよび抵抗器を有するアクティブフィルタにより構成するようにした集積回路。

【請求項3】請求項2に記載の集積回路において、上記アクティブフィルタの周波数特性を、上記発振信号を分周した信号を基準として補正するようにした集積回路。

【請求項4】請求項3に記載の集積回路において、上記受信回路を、ダブルスーパーヘテロダイン方式に構成し、
第1中間周波数を0ないしほぼ0とするようにした集積回路。

【請求項5】請求項4に記載の集積回路において、第1局部発振周波数を変更することにより受信周波数を変更するようにした集積回路。

【請求項6】集積回路と、
受話用のスピーカと、
送話用のマイクロフォンと
を有し、

上記集積回路は、
スーパーヘテロダイン方式の受信回路と、
送信回路と、
上記受信回路における局部発振信号を形成するための第1のPLLと、
上記送信回路におけるキャリア信号を形成するための第2のPLLと、
デジタルデータを送信用のオーディオ帯域の信号に変換する回路と、
水晶発振子により発振を行う発振回路と、

この発振回路の発振信号を分周して上記第1および第2のPLLに供給される基準周波数の分周信号を形成する分周回路と、

上記発振信号を分周して、上記変換する回路で必要とされるクロックを形成する分周回路と、

上記発振信号を分周して、受信した音声信号の秘話処理を解除するための信号を形成する分周回路と、

上記発振信号を分周して、送信する音声信号に秘話処理を行うための信号を形成する分周回路とを有する送受信機。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、IC（集積回路）およびこれを使用する送受信機に関する。

【0002】

【従来の技術】例えば、日本における小電力タイプのコードレス電話機には、89チャンネル分の周波数帯域が割り当てられているが、そのチャンネル番号CHNOと、親機および子機の送信周波数（相手機からみれば、受信周波数）との関係は、図7に示すとおりである。そして、このとき、チャンネル間の周波数間隔は、すべて12.5kHzで一定である。

【0003】そして、そのような周波数で送信（あるいは受信）を行う場合には、一般にPLLが使用されるが、チャンネル間の周波数間隔が12.5kHzなので、PLLの基準周波数は12.5kHzとなる。そして、このため、PLLには、12.5kHzの2の累乗の周波数で発振する水晶発振回路が必要となる。

【0004】一方、コードレス電話機においては、例えば、

発呼のため、子機から親機に、両者間の接続を要求する場合

着呼により、親機から子機に、両者間の接続を要求する場合

には、親機と子機との間で、その要求やパラメータなどを示すコマンド信号が送受信される。

【0005】図8は、そのコマンド信号CMDの信号フォーマットの一例を示し、この信号CMDは、先頭に16ビットのビット同期信号BSYNを有し、続いて16ビットのフレーム同期信号FSYNを有する。この場合、同期信号BSYN、FSYNは、それぞれ所定のビットパターンとされているが、子機から親機に送信されるフレーム同期信号FSYNと、親機から子機に送信されるフレーム同期信号FSYNとは、そのビットパターンが違えられている。

【0006】さらに、コマンド信号CMDは、信号FSYNに続いて25ビットのシステム識別コードSYIDと、このコードSYIDのための12ビットの誤り訂正コードECCと、5バイトの制御コードCTRLとを有する。この場合、システム識別コードSYIDは、自機と他機とを区別するためのデータである。また、制御コードCTRLは、その第1バイト

10

20

30

40

50

が、子機および親機の制御内容を示すコードとされ、第2バイト～第5バイトは、第1バイトに関連するパラメータないしデータとされる。

【0007】そして、子機あるいは親機が、このコマンド信号CMNDを受信したときには、そのコマンド信号CMNDに含まれる識別コードSYIDが自機に記憶されている識別コードSYIDと一致するかどうかチェックされ、一致したときのみ、そのコマンド信号CMNDが有効とされ、一致しないときには無効とされる。

【0008】そして、このコマンド信号CMNDが親機と子機との間で送受信される場合、コマンド信号CMNDは、MSK信号(変形MSK信号)に変換された状態で送受信される。

【0009】この場合、このMSK信号は、例えば、コマンド信号CMNDのビットが、

“0”のとき、周波数2.4kHzの正弦波信号の1サイクル

“1”のとき、周波数1.2kHzの正弦波信号の半サイクル

とされる。

【0010】したがって、このようなMSK信号を形成するため、2.4kHzの整数倍の周波数、例えば4.8MHzの周波数で発振する水晶発振回路が必要となる。

【0011】さらに、コードレス電話機における秘話は、一般に、送信側で、音声信号の周波数スペクトルを反転してから送信し、受信側で、受信した音声信号の周波数スペクトルを再反転してもとの周波数スペクトルとすることにより、実現している。

【0012】したがって、この秘話処理にも、周波数の安定なサブキャリア信号が必要であり、このため、やはり水晶発振回路が必要とされる。

【0013】

【発明が解決しようとする課題】上述のように、コードレス電話機においては、親機および子機のそれぞれに、

(1) チャンネル設定用

(2) MSK信号の形成用(コマンド信号の送信用)

(3) 秘話処理用

として、少なくとも3つの水晶発振回路が必要となる。

【0014】ところが、1つのシステムの中に複数の発振回路を設けると、これらの間で干渉を生じやすくなり、特にIC化した場合、干渉を避けることが困難である。

【0015】また、実際には、水晶発振回路の発振信号を分周して使用するので、その発振信号および分周信号の高調波信号が数多く発生することになるが、もとの発振信号は互いに独立した発振周波数なので、その高調波信号も互い関係のない周波数となり、新たなビート信号を生じることがある。そして、そのような高調波信号やビート信号は、システムに各種の妨害を与え、回路のIC化が困難になってしまう。

【0016】一方、親機および子機の送受信回路には、例えば音声信号の周波数帯域を制限したり、不要な周波数成分を除去したりするために、各種のフィルタが必要とされる。

【0017】しかし、これらのフィルタをICに対して外付けにすると、ICの外部端子(外部接続ピン)の数が増加してしまう。さらに、この外部端子数の増加により、送受信回路の全体を複数のICに分割する必要もでてくる。

【0018】また、フィルタをICに内蔵できるとしても、ICにおいては、コンデンサおよび抵抗器の絶対値が大ききばらつくので、フィルタのカットオフ特性などが大ききばらついてしまい、結果として、コードレス電話機としての特性が問題になってしまう。

【0019】この発明は、以上のような点を解決した送受信機用のICを提供しようとするものである。

【0020】

【課題を解決するための手段】このため、この発明においては、スーパーヘテロダイン方式の受信回路と、送信回路と、上記受信回路における局部発振信号を形成するための第1のPLLと、上記送信回路におけるキャリア信号を形成するための第2のPLLと、デジタルデータを送信用のオーディオ帯域の信号に変換する回路と、水晶発振子により発振を行う発振回路と、この発振回路の発振信号を分周して上記第1および第2のPLLに供給される基準周波数の分周信号を形成する分周回路と、上記発振信号を分周して、上記変換する回路で必要とされるクロックを形成する分周回路と、上記発振信号を分周して、受信した音声信号の秘話処理を解除するための信号を形成する分周回路と、上記発振信号を分周して、送信する音声信号に秘話処理を行うための信号を形成する分周回路とを有する集積回路とするものである。

【0021】

【作用】1つのICにより、送信および受信が行われる。

【0022】

【実施例】

【全体の構成および動作(音声信号の場合)】図1および図2は、この発明におけるコードレス電話機の受信回路および送信回路の一例を、図面で都合で分割して示し、図1の*1～*3と図2の*1～*3とがつながる。そして、鎖線で囲った部分1が1チップIC化されたとともに、この例においては、そのIC1を子機に使用した場合を示す。

【0023】このIC1は、受信回路10と、送信回路40とを有する。そして、受信回路10は、ダブルスーパーヘテロダイン方式で、ダイレクトコンバージョンタイプに構成されている。すなわち、親機からの下りチャンネルのFM信号S_rがアンテナ2により受信され、端子T11→高周波アンプ11→端子T12→すべての下りチャ

チャンネルを通過帯域とするバンドパスフィルタ3—端子T13の信号ラインを通じて直交変換のI軸用及びQ軸用の第1ミキサ回路12、22に供給される。

【0024】また、マスタ発振回路30が設けられる。この発振回路30は基準となる安定した周波数、例えば14.4MHzの発振信号S30を形成するためのものであり、このため、発振回路30には、端子T16を通じて水晶発振子6が接続され、水晶発振回路とされる。

【0025】そして、その発振信号S30が分周回路35に供給されて例えば1/1152の周波数、すなわち、チャンネル間隔の周波数12.5kHzの信号S35に分周され、この信号S35がPLL31にその基準周波数の信号として供給される。

【0026】また、詳細は後述するが、PLL31のVCO312からは、FM信号Srのキャリア周波数に等しい周波数の発振信号S31が取り出される。なお、受信したFM信号Srのキャリア周波数は、親機の送信周波数に等しいので、発振信号S31の周波数も親機の送信周波数に等しい。

【0027】そして、この信号S31がミキサ回路12に第1局部発振信号として供給されるとともに、移相回路32に供給されて $\pi/2$ だけ移相され、その移相信号S32がミキサ回路22に第1局部発振信号として供給される。

【0028】したがって、簡単のため、図6Aに示すように、受信信号Srが、その下側帯波の帯域内に信号成分Saを有し、上側帯波の帯域内に信号成分Sbを有するとともに、

ω_0 : 受信信号Srのキャリア周波数(角周波数)

ω_a : 信号成分Saの角周波数。 $\omega_a < \omega_0$

Ea: 信号成分Saの振幅

ω_b : 信号成分Sbの角周波数。 $\omega_b > \omega_0$

Eb: 信号成分Sbの振幅

$\Delta\omega_a = \omega_0 - \omega_a$

$\Delta\omega_b = \omega_b - \omega_0$

とすれば、

$S_r = S_a + S_b$

$S_a = E_a \cdot \sin\omega_a t$

$S_b = E_b \cdot \sin\omega_b t$

となる。

【0029】また、

E1: 第1局部発振信号S31、S32の振幅

とすれば、

$S_{31} = E_1 \cdot \sin\omega_0 t$

$S_{32} = E_1 \cdot \cos\omega_0 t$

である。

【0030】したがって、

$$S_{14} = S_{13} \cdot S_{33}$$

$$= (\alpha_a \cdot \cos\Delta\omega_a t + \alpha_b \cdot \cos\Delta\omega_b t) \times E_2 \cdot \sin\omega_s t$$

$$= \beta_a \{ \sin(\Delta\omega_a + \omega_s) t - \sin(\Delta\omega_a - \omega_s) t \}$$

* S12、S22: ミキサ回路12、22の出力信号とすれば、

$$S_{12} = S_r \cdot S_{31}$$

$$= (E_a \cdot \sin\omega_a t + E_b \cdot \sin\omega_b t) \times E_1 \cdot \sin\omega_0 t$$

$$= \alpha_a \{ -\cos(\omega_a + \omega_0) t + \cos(\omega_0 - \omega_a) t \}$$

$$+ \alpha_b \{ -\cos(\omega_b + \omega_0) t + \cos(\omega_b - \omega_0) t \}$$

$$= \alpha_a \{ -\cos(\omega_a + \omega_0) t + \cos\Delta\omega_a t \}$$

$$+ \alpha_b \{ -\cos(\omega_b + \omega_0) t + \cos\Delta\omega_b t \}$$

$$S_{22} = S_r \cdot S_{32}$$

$$10 \quad = (E_a \cdot \sin\omega_a t + E_b \cdot \sin\omega_b t) \times E_1 \cdot \cos\omega_0 t$$

$$= \alpha_a \{ \sin(\omega_a + \omega_0) t - \sin(\omega_0 - \omega_a) t \}$$

$$+ \alpha_b \{ \sin(\omega_b + \omega_0) t - \sin(\omega_b - \omega_0) t \}$$

$$= \alpha_a \{ \sin(\omega_a + \omega_0) t - \sin\Delta\omega_a t \}$$

$$+ \alpha_b \{ \sin(\omega_b + \omega_0) t - \sin\Delta\omega_b t \}$$

$$\alpha_a = E_a \cdot E_1 / 2$$

$$\alpha_b = E_b \cdot E_1 / 2$$

となる。

【0031】そして、上式のうち、角周波数 $\Delta\omega_a$ 、 $\Delta\omega_b$ の信号成分が必要な中間周波信号なので、これら信号S12、S22がローパスフィルタ13、23に供給され、角周波数 $\Delta\omega_a$ 、 $\Delta\omega_b$ の信号成分が、第1中間周波信号S13、S23として取り出され、

$$S_{13} = \alpha_a \cdot \cos\Delta\omega_a t + \alpha_b \cdot \cos\Delta\omega_b t$$

$$S_{23} = -\alpha_a \cdot \sin\Delta\omega_a t + \alpha_b \cdot \sin\Delta\omega_b t$$

とされる。なお、この場合、上式および図6Aからも明らかにように、信号S13、S23は、ベースバンドの信号である。

【0032】さらに、これら信号S13、S23が、直交変換のI軸用及びQ軸用の第2ミキサ回路14、24に供給される。

30

【0033】また、発振回路30の発振信号S30が、分周回路33に供給されて比較的低い周波数の信号S33、例えば262分周されて周波数が約55kHzの信号S33に分周される。そして、この信号S33がミキサ回路14に第2局部発振信号として供給されるとともに、移相回路34に供給されて $\pi/2$ だけ移相され、その移相信号S34がミキサ回路24に第2局部発振信号として供給される。

【0034】したがって、

$$40 \quad S_{33} = E_2 \cdot \sin\omega_s t$$

$$S_{34} = E_2 \cdot \cos\omega_s t$$

E2: 第2局部発振信号S33、S34の振幅

$$\omega_s = 2\pi f_s$$

(f_s = 約55kHz)

とするとともに、

S14、S24: ミキサ回路14、24の出力信号

* とすれば、

$$\begin{aligned}
 & + \beta b \{ \sin (\Delta \omega b + \omega s) t - \sin (\Delta \omega b - \omega s) t \} \\
 S_{24} = & S_{23} \cdot S_{34} \\
 = & (-\alpha a \cdot \sin \Delta \omega a t + \alpha b \cdot \sin \Delta \omega b t) \times E_2 \cdot \cos \omega s t \\
 = & -\beta a \{ \sin (\Delta \omega a + \omega s) t + \sin (\Delta \omega a - \omega s) t \} \\
 & + \beta b \{ \sin (\Delta \omega b + \omega s) t + \sin (\Delta \omega b - \omega s) t \} \\
 \beta a = & \alpha a \cdot E_2 / 2 \\
 \beta b = & \alpha b \cdot E_2 / 2
 \end{aligned}$$

となる。

【0035】そして、これらの信号S14、S24において * 24を変形すると、

$$\begin{aligned}
 S_{14} = & \beta a \{ \sin (\Delta \omega a + \omega s) t + \sin (\omega s - \Delta \omega a) t \} \\
 & + \beta b \{ \sin (\Delta \omega b + \omega s) t + \sin (\omega s - \Delta \omega b) t \} \\
 = & \beta a \cdot \sin (\omega s + \Delta \omega a) t + \beta a \cdot \sin (\omega s - \Delta \omega a) t \\
 & + \beta b \cdot \sin (\omega s + \Delta \omega b) t + \beta b \cdot \sin (\omega s - \Delta \omega b) t \\
 S_{24} = & -\beta a \{ \sin (\Delta \omega a + \omega s) t - \sin (\omega s - \Delta \omega a) t \} \\
 & + \beta b \{ \sin (\Delta \omega b + \omega s) t - \sin (\omega s - \Delta \omega b) t \} \\
 = & -\beta a \cdot \sin (\omega s + \Delta \omega a) t + \beta a \cdot \sin (\omega s - \Delta \omega a) t \\
 & + \beta b \cdot \sin (\omega s + \Delta \omega b) t - \beta b \cdot \sin (\omega s - \Delta \omega b) t
 \end{aligned}$$

となる。

※ 15に供給されて加算され、加算回路15からは、

【0036】そして、これら信号S14、S24が加算回路※

$$\begin{aligned}
 S_{15} = & S_{14} + S_{24} \\
 = & 2 \beta a \cdot \sin (\omega s - \Delta \omega a) t + 2 \beta b \cdot \sin (\omega s + \Delta \omega b) t
 \end{aligned}$$

で示される加算信号S15が取り出される。

【0037】そして、この加算信号S15を図示すると、図6Bに示すようになり、この信号S15は、もとの受信信号Srを、キャリア周波数(角周波数) ωs の信号に周波数変換したときの信号にほかならない。すなわち、信号S15は、中間周波数 f_s の第2中間周波信号である。

【0038】そこで、この第2中間周波信号S15が、中間周波フィルタ用のバンドパスフィルタ16およびリミッタンプ17を通じてFM復調回路18に供給されて音声信号が復調される。この場合、この音声信号は、秘話処理を行っていないときには、通常の音声信号であり、スペクトル反転式の秘話処理を行っているときには、周波数スペクトルの反転した音声信号である。

【0039】そして、秘話処理の行われていないときには、端子T22からの制御信号によりスイッチ回路53が図の状態に接続される。そして、復調回路18からの音声信号が、ローパスフィルタ19→スイッチ回路53→アンプ25→端子T14の信号ラインを通じて受話器用のスピーカ4に供給される。

【0040】また、秘話処理が行われているときには、スペクトル反転回路50により秘話処理が解除されるとともに、スイッチ回路53が図とは逆の状態に接続される。すなわち、発振回路30の発振信号S30が、タイミング信号形成回路37に供給されて音声信号の上限の周波数よりもやや高い周波数の信号S37、例えば4500分周されて周波数が3.2kHzの信号S37に分周され、この信号S37が、平衡変調回路51にサブキャリア信号として供給される。

【0041】そして、復調回路18からの音声信号が変

調回路51に変調信号として供給され、変調回路51からは、音声信号により平衡変調された信号が取り出され、この被変調信号がローパスフィルタ52に供給されて下側波帯の信号、すなわち、周波数スペクトルが再反転され、もとの周波数スペクトルとされた音声信号が取り出される。

【0042】そして、この音声信号が、スイッチ回路53→アンプ25→端子T14の信号ラインを通じてスピーカ4に供給される。以上が受信回路10の音声信号に関する構成および動作である。

【0043】一方、送信回路40は、音声信号をダイレクトに上りチャンネルのFM信号とするもので、PLL43が設けられるとともに、このPLL43には、分周回路35からの分周信号S35が基準周波数の信号として供給される。こうして、PLL43のVCO432からは、受信回路10の受信した下りチャンネルと対となる上りチャンネルのキャリア周波数の信号S4が取り出される。

【0044】また、送話器用のマイクロホン5からの音声信号が、端子T15→アンプ41→ローパスフィルタ42の信号ラインを通じてスイッチ回路63に供給される。

【0045】さらに、秘話処理用として、スペクトル反転回路60が設けられる。すなわち、ローパスフィルタ42からの音声信号が、平衡変調回路61に変調信号として供給されるとともに、形成回路37からの分周信号S37が平衡変調回路61にサブキャリア信号として供給される。

【0046】こうして、変調回路61からは、音声信号

により平衡変調された信号が取り出され、この被変調信号がローパスフィルタ62に供給されて下側波帯の信号、すなわち、周波数スペクトルが反転された音声信号が取り出され、この音声信号がスイッチ回路63に供給される。

【0047】そして、スイッチ回路63が、端子T22からの制御信号によりスイッチ回路53と同様に制御され、秘話処理のされていない音声信号、あるいはスペクトル反転による秘話処理のされた音声信号が、スイッチ回路63から取り出される。

【0048】そして、このスイッチ回路63からの音声信号が、いつもは図の状態に接続されているスイッチ回路47を通じてPLL43のVCO432にその発振周波数の制御信号として供給される。こうして、VCO432からは、受信回路10の受信した下りチャンネルと対となる上りチャンネルであり、かつ、音声信号によりFM変調されたFM信号S₁が取り出される。

【0049】そして、このFM信号S₁が、ドライブアンプ44および出力アンプ45を通じて端子T18に取り出され、アンテナ2に供給され、親機へと送信される。以上が送信回路40の音声信号に関する構成および動作である。

【0050】[コマンド信号のための構成および動作] 親機からコマンド信号CMNDが送信されてくると、そのMSK信号が復調回路18から出力される。そして、このMSK信号が、バンドパスフィルタ28を通じて波形整形回路29に供給されて矩形波形のMSK信号とされ、このMSK信号が端子T21を通じてシステムコントロール用のマイクロコンピュータ(図示せず)に供給される。

【0051】すると、マイクロコンピュータにおいて、そのMSK信号のパルス幅の違いを判別することによりコマンド信号CMNDが復調されるとともに、そのコマンド信号CMNDにしたがった処理が実行される。

【0052】さらに、コマンド信号CMNDを親機に送信するため、IC1には、コマンド信号CMNDをデジタルMSK信号に変換する変換回路65と、D/Aコンバータ66が設けられる。

【0053】この場合、変換回路65は、コマンド信号CMNDのビットが“0”のときのデジタルMSK信号と、
“1”のときのデジタルMSK信号のデータとを、メモリなどに有するものである。また、そのデジタルMSK信号は、もとのコマンド信号CMNDの1ビットに対応する波形(周波数2.4kHzの正弦波信号の1サイクルの波形、および周波数1.2kHzの正弦波信号の半サイクルの波形)を、例えば16サンプルに量子化したときのデジタルデータである。

【0054】したがって、そのデジタルMSK信号の量子化周波数は、

$$2.4 \text{ [kHz]} \times 16 \text{ サンプル} = 38.4 \text{ [kHz]}$$

となる。

【0055】そして、コマンド信号CMNDの送信時には、マイクロコンピュータにおいて、コマンド信号CMNDおよびこの信号CMNDの存続期間を示すイネーブル信号ENBLが形成され、この信号CMND、ENBLが、端子T23、T24を通じて変換回路65および形成回路37に供給される。

【0056】また、形成回路37において、発振信号S₃₀が375分周されて周波数38.4kHzのクロックP₃₇が形成され、信号ENBLの期間、そのクロックP₃₇が変換回路65およびD/Aコンバータ66に供給される。

【0057】こうして、変換回路65においては、これに供給されたコマンド信号CMNDが1ビットずつデジタルMSK信号に変換されていく。そして、このデジタルMSK信号がD/Aコンバータ66に供給されてアナログMSK信号にD/A変換され、この信号がローパスフィルタ67を通じてスイッチ回路47に供給される。

【0058】また、このとき、端子T24からのイネーブル信号ENBLにより、スイッチ回路47は、A/Dコンバータ66からアナログMSK信号が供給されている期間、図とは逆の状態に接続される。

【0059】こうして、A/Dコンバータ66からのアナログMSK信号は、スイッチ回路47を通じて取り出され、この信号がPLL31のVCO312に変調信号として供給される。したがって、VCO312からは、MSK信号によりFM変調されたFM信号S₁が取り出され、このFM信号S₁が親機へと送信される。すなわち、コマンド信号CMNDが、親機へ送信されたことになる。

【0060】[PLLの分周比の設定] PLL31、43は、可変分周回路311、431を有する。そして、PLL31においては、一般のPLLと同様、VCO312の発振信号S₃₁が、分周回路311により分周され、その分周信号と、基準信号S₃₅とが位相比較され、その比較出力によりVCO312の発振周波数が制御される。また、PLL43についても、同様である。

【0061】したがって、

f₃₁: 信号S₃₁の周波数

$$f_{31} = \omega_0 / (2\pi)$$

f₄₃: 信号S₄₃のキャリア周波数(中心周波数)

N₃₁: 可変分周回路311の分周比

N₄₃: 可変分周回路431の分周比

とすれば、一般のPLLと同様、定常時には、

$$f_{31} = 12.5 \text{ [kHz]} \times N_{31}$$

$$f_{43} = 12.5 \text{ [kHz]} \times N_{43}$$

12.5[kHz]は、信号S₃₅の基準周波数となる。

【0062】したがって、使用するチャンネルのチャンネル番号CHNOに対応して分周比N₃₁、N₄₃を設定すれば、そのチャンネル番号CHNOのチャンネルで送受信を行うことができる。

【0063】そこで、この分周比N31、N43を設定するために、分周比設定回路36が設けられる。そして、今の場合、分周比N31、N43の設定なので、マイクロコンピュータにおいて、チャンネル番号CHNOのデータが形成され、このデータが、端子T17を通じて設定回路36に供給される。

【0064】すると、設定回路36においては、チャンネル番号CHNOのデータが対応する分周比N31、N43のデータに変換され、その分周比N31のデータがPLL31の可変分周回路311に供給されてラッチされる。こうして、PLL31のVCO312からは、FM信号Srのキャリア周波数に等しい周波数f31の発振信号S31が取り出される。

【0065】また、設定回路36において形成された分周比N43のデータが、PLL43の可変分周回路431に供給されてラッチされる。こうして、PLL43のVCO432からは、上りチャンネルのキャリア周波数f43のFM信号S43が取り出される。

【0066】[フィルタの構成および動作] 上述におけるローパスフィルタ13、19、23、42、52、62、67およびバンドパスフィルタ16、28は、例えば図3に示すように構成することができる。ただし、この図においては、ローパスフィルタ13～67およびバンドパスフィルタ16、28を、ローパスフィルタ70およびバンドパスフィルタ80で代表して示す。

【0067】そして、ローパスフィルタ70は2次のアクティブフィルタにより構成されているもので、十分な利得を有する反転アンプA71が設けられ、入力端子T71が、抵抗器R71および可変抵抗回路R72を通じて反転アンプA71の入力端に接続され、その出力端が出力端子T72に接続される。

【0068】また、抵抗器R71および可変抵抗回路R72の接続点と、接地との間に、コンデンサC71が接続され、アンプA71の出力端と、その入力端との間にコンデンサC72が接続されるとともに、その出力端と、抵抗器R71および可変抵抗回路R72の接続点との間に、可変抵抗回路R73が接続される。

【0069】したがって、端子T71に信号が入力されると、その高域成分が素子R71、C71により減衰させられるとともに、アンプA71はコンデンサC72により高域に負帰還がかかって高域の利得が減衰するので、この回路70はローパスフィルタとして動作し、端子T72に、高域の除去された出力信号が取り出される。

【0070】そして、この場合、このローパスフィルタ70のカットオフ周波数f70は、

$$f70 = 1 / \{ 2\pi (C71C72R72R73) **0.5 \}$$

(x**0.5は、値xの0.5乗を示す。以下同様)

となる。また、このとき、端子T72の出力信号の位相φ70は、例えば図4に示すように、周波数が高くなるにつれて遅れていくとともに、カット周波数f70において、

90°遅れている。

【0071】さらに、バンドパスフィルタ80もアクティブフィルタとされるもので、十分な利得を有する反転アンプA81が設けられ、入力端子T81が、可変抵抗回路R81およびコンデンサC81を通じて反転アンプA81の入力端に接続され、その出力端が出力端子T82に接続される。

【0072】また、アンプA81の出力端と、その入力端との間に可変抵抗回路R82が接続されるとともに、その出力端と、可変抵抗回路R81およびコンデンサC81の接続点との間に、コンデンサC82が接続される。

【0073】したがって、端子T81に信号が入力されると、その低域成分が素子R81、C81により減衰させられるとともに、アンプA81はコンデンサC82により高域に負帰還がかかって高域の利得が減衰するので、この回路80はバンドパスフィルタとして動作し、端子T82に、低域および高域の除去された出力信号が取り出される。

【0074】そして、この場合、このバンドパスフィルタ80の中心周波数f80および鋭度Q80は、

$$f80 = 1 / \{ 2\pi (C81C82R81R82) **0.5 \}$$

$$Q80 = (1/2) (R82/R81) **0.5$$

で示される。

【0075】さらに、特性安定化回路90が設けられ、この安定化回路90の出力信号S94によりローパスフィルタ70のカットオフ周波数f70およびバンドパスフィルタ80の中心周波数f80が設計値に安定化される。

【0076】すなわち、発振回路30からの発振信号S30が分周回路91に供給され、例えば2250分周されて周波数f91が6.4kHzの分周信号S91とされる。そして、この信号S91が、位相比較回路92に位相(ないし周波数)の基準信号として供給されるとともに、移相回路93にその入力信号として供給される。

【0077】この移相回路93は、この例においては、ローパスフィルタ70と同様に構成されているもので、素子C91、C92、R91、回路A93、R92、R93が、素子C71、C72、R71、回路A71、R72、R73に対応する。そして、この移相回路93の出力信号S93が比較回路92に比較信号として供給される。

【0078】そして、この比較回路92において、信号S93が信号S91と位相比較され、その比較出力が、ローパスフィルタ94に供給されて信号S93と信号S91との位相差に対応したレベルの直流信号S94が取り出される。

【0079】そして、この信号S94が、可変抵抗回路R92、R93にその抵抗値の制御信号として供給されるとともに、可変抵抗回路R72、R73、R81、R82にその抵抗値の制御信号として供給される。

【0080】このような構成によれば、信号S93により可変抵抗回路R92、R93の抵抗値が変化するが、移相回路93は、ローパスフィルタ70と同様のローパスフイ

13

ルタの構成とされているので、そのカットオフ周波数 f_{93} は、

$$f_{93} = 1 / \{ 2 \pi (C_{91} C_{92} R_{92} R_{93})^{*0.5} \}$$

となる。

【0081】また、このとき、入力信号 S_{91} に対する出力信号 S_{93} の位相 ϕ_{93} は、位相 ϕ_{70} と同様、例えば図 4 に示すように、周波数が高くなるにつれて遅れていくとともに、カット周波数 f_{93} において、 90° 遅れている。

【0082】そして、定常時、比較回路 92 においては、信号 S_{91} と信号 S_{93} とが、 90° の位相差を有するので、このとき、移相回路（ローパスフィルタ）93 における信号 S_{93} の位相遅れは 90° である。

【0083】そして、移相回路 93 が、信号 S_{93} に対して 90° の位相遅れを与えるのは、そのカットオフ周波数 f_{93} においてである。したがって、このとき、移相回路 93 のカットオフ周波数 f_{93} は、信号 S_{91} の周波数 f_{91} ($=6.4 \text{ kHz}$) に等しいことになる。

【0084】すなわち、移相回路 93 のカットオフ周波数 f_{93} は、信号 S_{91} の周波数 f_{91} を基準とし、これに等しくなるように、フィードバック制御されていることにな

る。

【0085】そして、このとき、移相回路 93 のカットオフ周波数 f_{93} を制御している信号 S_{94} により、ローパスフィルタ 70 のカットオフ周波数 f_{70} も制御されている。また、IC においては、抵抗器およびコンデンサの相対値のばらつきは十分に小さい。

【0086】したがって、ローパスフィルタ 70 のカットオフ周波数 f_{70} が、移相回路 93 のカットオフ周波数 f_{93} と等しい設計値であるとすれば、信号 S_{94} により、可変抵抗回路 R_{72} 、 R_{73} の値が、可変抵抗回路 R_{92} 、 R_{93} の値と同様に制御されることになり、ローパスフィルタ 70 のカットオフ周波数 f_{70} は、移相回路 93 のカットオフ周波数 f_{93} に等しくなる。すなわち、ローパスフィルタ 70 のカットオフ周波数 f_{70} も、信号 S_{91} の周波数 f_{91} に等しくなる。

【0087】また、ローパスフィルタ 70 のカットオフ周波数 f_{70} が、移相回路 93 のカットオフ周波数 f_{93} と異なる設計値であっても、IC 化されたとき、対応する素子の値は、同じ方向に同じ割合でばらつくので、結果として、ローパスフィルタ 70 のカットオフ周波数 f_{70} は設計値へと補正されることになる。

【0088】さらに、このとき、信号 S_{94} が、可変抵抗回路 R_{81} 、 R_{82} にも供給され、バンドパスフィルタ 80 の中心周波数 f_{80} も制御されている。したがって、同様の理由により、バンドパスフィルタ 80 の中心周波数 f_{80} も、信号 S_{91} の周波数 f_{91} を基準にして設計値に補正されることになる。

【0089】こうして、図 3 の回路によれば、ローパスフィルタ 70 およびバンドパスフィルタ 80 の抵抗器（可変抵抗回路）およびコンデンサの値がばらついて

14

も、その CR 積が設計値となるように、可変抵抗回路 R_{72} 、 R_{73} 、 R_{81} 、 R_{82} の値が制御され、目的とする周波数特性を得ることができる。

【0090】また、同様の理由により、抵抗器およびコンデンサの値が温度により変化しようとしても、この変化は信号 S_{94} の変化により相殺され、周波数特性が変動することがない。

【0091】〔可変抵抗回路の例〕図 5 は可変抵抗回路 $R_{71} \sim R_{93}$ の具体例を示す。すなわち、トランジスタ Q_{101} 、 Q_{102} のエミッタが、定電流源用のトランジスタ Q_{103} のコレクタに接続されて接地を基準電位点とする差動アンプ A_{101} が構成される。そして、トランジスタ Q_{101} のベースが抵抗器 R_{101} ($R_{101} = 0$ の場合を含む) を通じて端子 T_{101} に接続され、トランジスタ Q_{102} のベースが端子 T_{102} に接続される。

【0092】さらに、トランジスタ Q_{103} 、 Q_{104} により、接地を基準電位点とするカレントミラー回路 A_{102} が構成されるとともに、このとき、トランジスタ Q_{103} が出力側、トランジスタ Q_{104} が入力側とされ、そのコレクタが制御端子 T_{103} に接続される。

【0093】また、トランジスタ Q_{105} 、 Q_{106} により、電源端子 T_{104} を基準電位点としてカレントミラー回路 A_{103} が構成されるとともに、トランジスタ Q_{105} が出力側、トランジスタ Q_{106} が入力側とされる。そして、トランジスタ Q_{105} 、 Q_{106} のコレクタが、トランジスタ Q_{101} 、 Q_{102} のコレクタにそれぞれ接続される。

【0094】このような構成によれば、
 R_v : 端子 T_{101} と端子 T_{102} との間の抵抗値
 r_e : トランジスタ Q_{101} 、 Q_{102} のエミッタ抵抗
 とするとき、

$$R_v = R_{101} + 2 r_e$$

となる。

【0095】そして、エミッタ抵抗 r_e は、トランジスタ Q_{103} のコレクタ電流に反比例するとともに、トランジスタ Q_{103} のコレクタ電流は、カレントミラー回路 A_{102} により、端子 T_{103} に供給される制御電流に等しい。

【0096】したがって、端子 T_{103} の制御電流の大きさに対応して抵抗値 R_v が変化することになるので、この回路は可変抵抗回路として動作する。

【0097】〔まとめ〕上述のように、IC 1 においては、水晶発振回路が発振回路 30 だけなので、発振回路の間の干渉がなくなる。また、これにより部品および回路のレイアウトが容易となり、小型化しやすくなる。さらに、水晶発振子が 1 つでよいので、コストダウンとなる。

【0098】また、1 つの発振信号 S_{30} を分周して各信号 S_{35} 、 P_{37} 、 S_{37} 、 S_{91} を形成するようにしているので、単一の周波数の発振信号 S_{30} の低調波あるいは高調波だけとなり、システムへの妨害が少なくなり、IC 化に有利である。

15

【0099】さらに、ローパスフィルタ13、19、23、42、52、62、67およびバンドパスフィルタ16、28の周波数特性は、信号S91を基準にしているので、ばらついたり、変動したりすることがない。

【0100】そして、以上の理由により、上述のように、全体を1つのIC1にまとめることができる。

【0101】さらに、上述においては、IC1を子機に使用した場合であるが、端子T14、T15を親機の4線/2線変換回路に接続するとともに、PLL31、43の可変分周回路の分周比N31、N43を入れ換えれば、親機において上述の動作が行われる。そして、このとき、受信回路10により上りチャンネルの受信が行われ、送信回路20により下りチャンネルの送信が行われる。

【0102】したがって、このIC1は親機においても使用することができる。すなわち、このIC1は、子機と親機とに共通に使用することができる。

【0103】【その他】上述において、分周回路33、35、37、91は、分周が共通する部分を共通化することができる。また、VCO312、432は、CR発振回路とすることができる。さらに、整形回路29から出力されるMSK信号をコマンド信号CMDにデコード（復調）してから、端子T21に出力することもできる。また、上述においては、この発明をコードレス電話機に適用した場合であるが、デュプレックス方式の送受信機であれば、この発明を適用することができる。

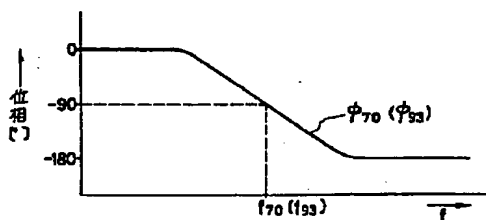
【0104】

【発明の効果】この発明によれば、コードレス電話機の親機や子機などの送受信機を、1チップIC化することができる。

【図面の簡単な説明】

【図1】この発明の一例の一部を示す系統図である。 *

【図4】



16

*【図2】図1の続きの一例を示す系統図である。

【図3】図1の回路の動作を説明するための波形図である。

【図4】この発明の一例の一部を示す系統図である。

【図5】この発明の一例の一部を示す系統図である。

【図6】この発明を説明するための周波数スペクトル図である。

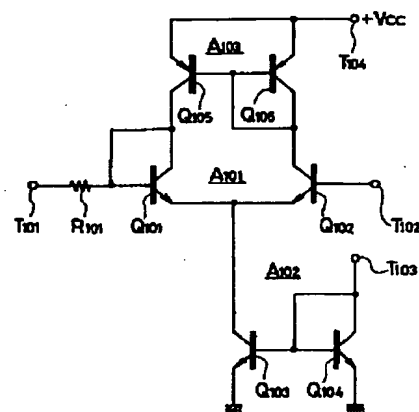
【図7】この発明を説明するための図である。

【図8】この発明を説明するための図である。

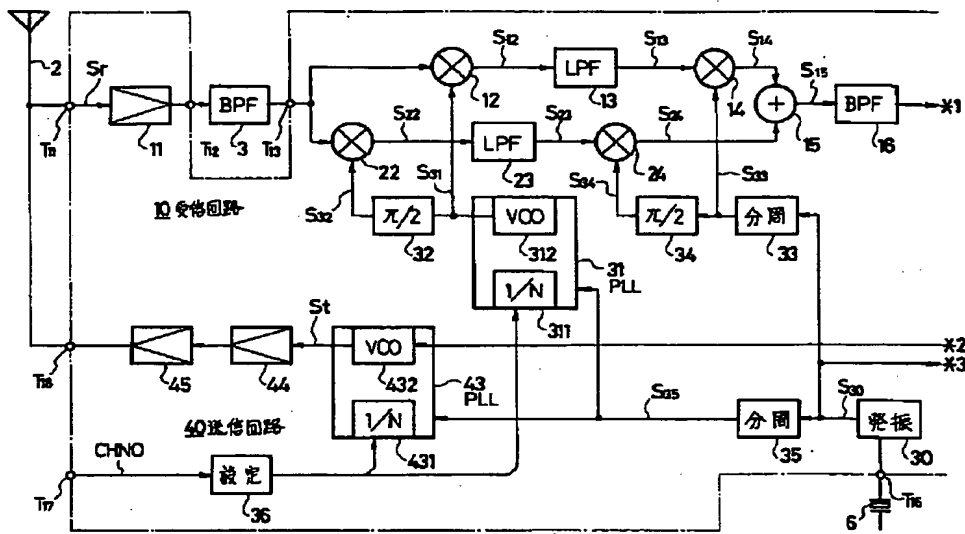
【符号の説明】

1	IC
4	スピーカ
5	マイクロホン
10	受信回路
12、22	第1ミキサ回路
14、24	第2ミキサ回路
18	復調回路
24、25	移相回路
29	整形回路
30	発振回路
31、43	PLL
33、35	分周回路
36	分周比設定回路
40	送信回路
50、60	スペクトル反転回路
51、61	平衡変調回路
65	変換回路
66	D/Aコンバータ
90	特性安定化回路
311、431	可変分周回路
312、432	VCO

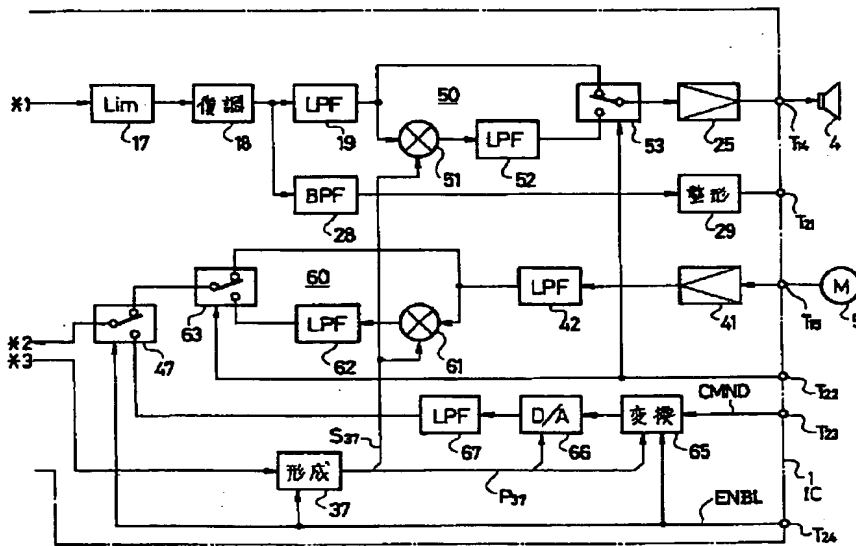
【図5】



【図1】

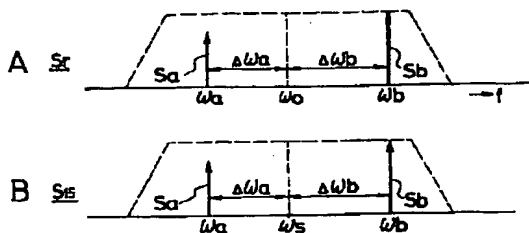


【図2】



【図6】

【図7】



チャンネル 番号 CHNO	送信の送信周波数 (MHz)	子線の送信周波数 (MHz)
1	380.2125	253.8825
2	380.2250	253.8750
3	380.2375	253.8875
...
...
...
89	381.3125	254.9825

CHND コマンド番号

16	16	25	12	40
ビ・1999	70-4999	識別コード	25-訂正	制御コード
BSYN	PSYN	SYID	BCC	CTRL